

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-111896

(43)公開日 平成11年(1999)4月23日

(51)Int.Cl.
H 01 L 23/29
23/31
21/60

識別記号
3 1 1

F I
H 01 L 23/30
21/60
21/92

D
3 1 1 Q
6 0 2 L
6 0 4 Z

審査請求 有 請求項の数16 O L (全 10 頁)

(21)出願番号 特願平9-271323

(22)出願日 平成9年(1997)10月3日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 中村 博文

東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 田子 雅基

東京都港区芝五丁目7番1号 日本電気株式会社内

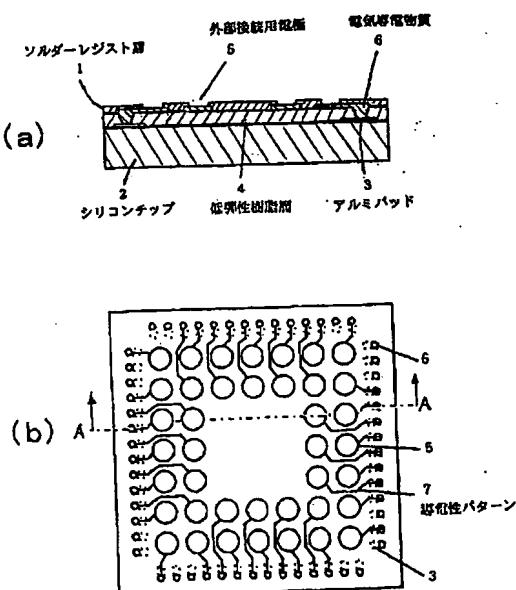
(74)代理人 弁理士 若林 忠 (外4名)

(54)【発明の名称】 半導体装置及びその製造方法

(57)【要約】

【課題】 チップサイズパッケージ (C S P) の軽薄短小化、低コスト化および接続、耐湿の高信頼性等の長所を有する半導体装置およびその製造方法を提供する。

【解決手段】 シリコンチップに直接低弾性樹脂を塗布し、パターンをシリコンチップ上にビルドアップし、周辺パッドタイプをエリアタイプの外部接続用電極に形成する。露光現像のプロセスで樹脂層を形成する場合は、レーザーにより穴を樹脂層に形成する。ウェハー状態でハーフカットのスクライブ溝を形成し、それから低弾性樹脂を塗布するので、シリコンチップの回路の破断面を外気に触れさせない。樹脂層の弾性率 200 kgf/m^2 以下、厚さ $20 \mu\text{m}$ 以上、導体パターンの厚みが $5 \mu\text{m}$ 以上であることが好ましい。



【特許請求の範囲】

【請求項1】 半導体装置において、回路と相互接続配線層と入出力用電極パッドとが形成されている半導体チップの上面を覆うように形成された樹脂層であって前記入出力用電極パッドに対応する位置に穴が開けられた前記樹脂層と、前記樹脂層表面に形成された外部接続用電極と、前記樹脂層表面に形成され前記入出力用電極パッドと前記外部接続用電極とを接続する導体パターンと、を含むことを特徴とする半導体装置。

【請求項2】 前記樹脂層の弾性率が、前記半導体チップの回路と相互接続配線層に用いられている物質の弾性率よりも低い、請求項1記載の半導体装置。

【請求項3】 前記樹脂層表面と前記導体パターン上の所望の位置にソルダーレジスト層が形成されている、請求項1または2記載の半導体装置。

【請求項4】 前記樹脂層の弾性率が $200 \text{ kgf}/\text{mm}^2$ 以下である、請求項1ないし3記載の半導体装置。

【請求項5】 前記樹脂層の厚さが $20 \mu\text{m}$ 以上ある、請求項1ないし3記載の半導体装置。

【請求項6】 前記導体パターンの厚みが $5 \mu\text{m}$ 以上ある、請求項1ないし4記載の半導体装置。

【請求項7】 前記入出力用電極パッドが半導体チップの上面の周辺に形成され、前記外部接続用電極が前記樹脂層の上面に格子点状に対応する位置に形成されている、請求項1ないし3記載の半導体装置。

【請求項8】 前記樹脂層に開けられた前記穴に導電性物質が形成された、請求項1ないし3記載の半導体装置。

【請求項9】 前記外部接続用電極上の所望の位置にソルダーバンプが形成された、請求項1ないし3記載の半導体装置。

【請求項10】 半導体装置において、半導体チップの上面に形成され、かつ前記半導体チップの電極パッド上の位置に穴が開けられた樹脂層と、前記穴に形成された電気導電性物質と、前記穴の電気導電性物質より前記樹脂層の表層に形成された導電性のパターンと、前記半導体装置の外部接続用電極と、切削側面が前記樹脂によりコートされている、半導体装置のチップ回路層と、を含むことを特徴とする半導体装置。

【請求項11】 半導体装置の製造方法において、回路と相互接続配線層と入出力用電極パッドが形成されている半導体ウエハーの上面に、ウエハー上面の全面を覆うように樹脂層を形成する工程と、前記樹脂層の前記入出力用電極パッドに対応する位置に穴を開け前記入出力用電極パッドの一部を露出させる工程と、

前記穴を介して前記入出力用電極パッドに接続する導電

10

性物質を形成する工程と、前記樹脂層表面に形成された外部接続用電極と、前記樹脂層表面に形成され前記導電性物質と前記外部接続用電極とを接続する導体パターンと、を形成する工程と、

前記樹脂層表面に形成された前記導体パターン上にソルダーレジスト層を形成する工程と、前記半導体ウエハーを所望のサイズに切断し複数の半導体装置を切り出す工程と、を含むことを特徴とする半導体装置の製造方法。

【請求項12】 ウエハー上面の全面を覆うように樹脂層を形成する工程が、フィルム状の樹脂を積層することによりなる、請求項1記載の半導体装置の製造方法。

【請求項13】 前記樹脂層の前記入出力用電極パッドに対応する位置に穴を開ける方法として、レーザーを用いる、請求項1記載の半導体装置の製造方法。

【請求項14】 前記穴を介して前記入出力用電極パッドに接続する導電性物質を形成する工程が、導電性ペーストを充填することからなる、請求項1記載の半導体装置の製造方法。

【請求項15】 ソルダーレジスト層を形成する工程の後に、前記外部接続用電極上の所望の位置に、はんだバンプを形成する工程を含む、請求項1記載の半導体装置の製造方法。

【請求項16】 半導体装置の製造方法において、半導体ウエハーを個別に切断するためのスライブ溝を形成する工程と、液状の樹脂をスピンドルあるいはカーテンコーティングを使用して塗布し、前記液状樹脂を乾燥硬化する工程と、

レーザー加工により半導体ウエハーの電極パッド上に形成された感光性樹脂層に穴を開ける工程と、スパッターにより金属膜を前記樹脂層の表層および前記レーザーにて形成した樹脂層の穴壁及びレーザー加工により露出した半導体ウエハーの電極パッド上に形成する工程と、

前記スパッター膜上に所望のめっきレジストを形成する工程と、めっきレジストが形成されていない部分に電解銅めっきにより銅めっきを形成する工程と、

めっきレジストを除去しめっきレジスト除去後の前記樹脂層上に形成されているスパッター膜を除去する工程と、

樹脂層上に形成された銅めっきのパターン上に所望のソルダーレジストを形成する工程と、各半導体装置をウエハーから所望のサイズに切断する工程と、

を有することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、チップサイズパッ

50

ケージ(以下CSPと略称する。)タイプの半導体装置およびその製造方法に関する。

【0002】

【従来の技術】図8(a)～(c)は、それぞれ、従来のこの種のCSPを示す断面図である。

【0003】CSPは、半導体パッケージを極限までに小型化、軽量化を進めたパッケージであり、現在図8に示すような形態のCSPがある。従来のこの種のCSPについて図8を用いて説明する。

【0004】まず図8(a)は、シリコンチップ2の電極パッドに金パンプ13を形成し、基板14にフリップチップ型で接続を探り、シリコンチップ2と基板4が作る隙間を封入樹脂12で封止する。この場合、基板14を用いて、シリコンチップ2の電極ピッチよりも基板14に形成された外部接続用電極のピッチを粗く探ることができる。

【0005】また、同様に図8(b)は、キャリアーテープ18をシリコンチップ2に接着剤17を用いて接着し、キャリアーテープ18に形成された金パンプ13を用いて、シリコンチップ2の電極パッドと接続する方法を探っていた。この場合もキャリアーテープ18を用いて、シリコンチップ2の電極パッドピッチよりもキャリアーテープ18に形成された外部接続用電極のピッチを粗く探ることができる。

【0006】更に、図8(c)は、基板14上にシリコンチップ2をフェースアップで接着し、金ワイヤ19を用いて、シリコンチップ2の電極パッドと基板14のパッドを接続し、基板14を用いて、シリコンチップ12の電極パッドピッチよりも基板14に形成された外部接続用電極のピッチを粗く探ることができる。

【0007】以上のように、従来この種のCSPは、シリコンチップ2にインターポーザーと称する基板あるいはフィルムを用いて、シリコンチップの電極パッドが狭いものを広くしていた。特開平7-231020(エリアパッド付き半導体チップの製造方法)に記載されている内容として、シリコンチップに突起状ボンディングパッドを形成し、配線基板に形成された接続用パンプとをプリブレグ層を介して接着することにより、CSP化するというものであった。

【0008】現在CSPの課題として、CSPをマザーボードに実装した場合、インターポーザーボードがフィルムタイプの図8(b)の場合は、シリコンチップ2の熱膨張率にキャリアーテープ18の熱膨張率が押さえ込まれ、マザーボードの持つ熱膨張率との差が大きくなり、信頼性試験にて、外部接続用電極に形成したソルダーボール20に多大な応力がかかり、接続部にクランクが入り接続不良を起こしやすい。この問題を解決する方法として、特表平8-504063(ダイとチップキャリアーとの間にインターフェイスを形成する方法)にあるように、キャリアーテープ18とシリコンチップ2の

間に低弾性の樹脂を封入するという形態のCSPがある。

【0009】また、IEMで実施されている形態として、シリコンチップの外部端子を初めからエリア状に配列してある半導体装置もある。この方式をC4と呼んでいる。

【0010】

【発明が解決しようとする課題】上述の従来技術には、次のような問題点がある。

【0011】第1の問題点は、現状のCSPは、シリコンチップを基板やキャリアーテープに載せCSPとしているので、半導体装置として、大きく・厚く・重くなり、半導体裏面としてのコストも高いものとなつている。

【0012】その理由は、基板やキャリアーテープを使用するので、その分の厚さ、重さが発生し、また基板やキャリアーテープを別に作製するので、この分がコストアップにつながる。

【0013】第2の問題点は、IBMの行つているC4工法は、シリコンチップに通常の半導体の製造プロセスで使用する絶縁膜上に外部接続電極を形成してなるため、マザーボードなどに搭載した際に、シリコンチップとマザーボードとの間に樹脂封止が必要である。そのため、コストアップとなる点と樹脂封止をしてしまうため、不良品であった場合のリペアができないという問題点がある。

【0014】その理由は、通常のシリコンチップの製造プロセスで使用する絶縁膜は、弾性率が高く、また非常に10μm以下の薄い膜のために、シリコンチップの熱膨張率と格載するマザーボードの熱膨張率との差を緩和する働きがもてないため、シリコンチップとマザーボードが作る間際に樹脂封止する必要がある。シリコンチップとマザーボードを封止樹脂で接着しているため、リペアができない。

【0015】又、C4の様に、シリコンウエハーに樹脂層を形成し、その樹脂上に外部接続用電極を形成し、シリコンチップを個別に切断した場合、シリコンチップの回路の切断面が露出する問題がある。

【0016】その理由は、シリコンウエハー上に樹脂をビルトアップして、外部接続用電極端子を形成して、チップを個片にする場合ウエハーをダイサーで切断するため、その切断面がそのまま外気に接触することになるからである。

【0017】本発明の目的は、チップサイズパッケージ(CSP)で、シリコンチップに直接低弾性樹脂層を形成しそれにパターン形成を行うことにより、外部接続電極を形成するので、より軽薄短小化を目指し、マザーボード実装後の接続信頼性を向上させることと、シリコンチップに直接低弾性樹脂を形成し、それにパターン形成を行うことにより低コストでCSPを製造することを目

的とする。

【0018】更に、シリコンチップの回路の破断面を直接外気と接触しないように、ウェハー状態でハーフカットのスクライプ溝を形成し、低弾性樹脂を塗布することにより、耐湿信頼性を高めることを目的とする。

【0019】

【課題を解決するための手段】第一に、シリコンチップに直接低弾性樹脂を塗布し、パターンをシリコンチップ上にビルトアップし、周辺パッドタイプをエリアタイプの外部接続用電極に形成すること。特に、低弾性樹脂を使用したことと本低弾性樹脂層を厚く(20μm以上)形成できることが特徴となる。弾性率としては200kgf/mm²以下であり、特に10kgf/mm²以下が好ましい結果を与える。また、この種の樹脂層の形成が、露光現像のプロセスにて、形成する場合は、樹脂層厚が40μm以上となると50μm以下の穴径を形成することが難しくなるのでその場合は、レーザーにより樹脂に穴を形成することにより、微細かつ樹脂層の厚いものまで形成できることが特徴となる。

【0020】第二に、ウェハー状態でハーフカットのスクライプ溝を形成し、それから低弾性樹脂を塗布するので、シリコンチップの回路の破断面を本低弾性樹脂で保護し外気に直接触れさせないことを特徴とする。

【0021】第三に、シリコンチップに直接低弾性樹脂を塗布し、パターンをシリコンチップ上にビルトアップするので、パターンを銅めっきで5μm以上の厚さで形成できるため接続信頼性を高くできる。

【0022】本発明では、シリコンチップに直接低弾性率の樹脂層を20μm以上の厚さで形成し、シリコンチップの周辺パッドタイプのものを低弾性率の樹脂層を介してエリアタイプの外部接続パッドに変換するので、インターポーラー基板的なものが不要となる。これは、シリコンチップに直接形成された低弾性率の樹脂層が20μm以上の厚さで形成されるために、シリコンチップの熱膨張率とマザーボードの熱膨張率の差をこの低弾性率の樹脂層により、応力を緩和するためにマザーボードに実装した際に、マザーボードとシリコンチップがつくる間隙に樹脂封止をする必要がない。また、シリコンチップ上に形成された導電性パターンは、銅めっきで5μm以上の厚さに形成できるので、パターンの信頼性も高めることができる。C4で形成された場合は、半導体製造プロセスからのパターン形成となるので、パターン厚は5μm以下になり、更にビルトアップの樹脂層も5μm以下と薄くなるので、上述のような、応力緩和の効果がない。

【0023】また、本発明の一例の作製方法で行うと、シリコンチップの回路の破断面がCSPとして、側面で外気と接触する。そこで、ウェハー状態で、シリコンチップ単体に切断すべき場所に、予めスクライプ溝を形成し、そこに低弾性率樹脂を塗布するので、シリコンチッ

10

プの回路破断面が外気と直接触れることがないため吸湿信頼性が向上する。

【0024】

【発明の実施の形態】次に、本発明の実施の形態について図面を参照して説明する。

【0025】図1(a)は、本発明の半導体装置の一実施形態例の一実施例の断面図、(b)は、(a)の上面からの透視図、図2(a)～(i)は、本実施例の製造方法を順に示す断面図である。

【0026】なお、図1(a)は、図1(b)の線A-A断面図を表す。まず、シリコンチップ2のアルミパッド3と電気導電性物質6と外部接続用電極5が図1(b)の如く配置されている。シリコンチップと半導体チップは同義である。シリコンチップ2上には回路と、相互接続配線層と、入出力用電極パッドが形成されている。ここでは入出力電極パッドとしてあるパッド3のみが図示されている。本構造を図1(a)を用いて説明すると、シリコンチップ2の上面に低弾性樹脂層4があり、シリコンチップ2の電極パッドであるアルミパッド3上の低弾性樹脂層4に穴があり、そこに電気導電性物質6を介して低弾性樹脂層4の上面に形成された外部接続用電極5に電気的に接続を探る構造となっている。また、低弾性樹脂層4の上面に形成された外部接続用電極5およびアルミパッド3上に形成された電気導電性物質6およびそこから外部接続用電極5までを電気的に結ぶ導電性物質によるパターンを、ソルダーレジスト層1で任意の位置に形成した構造となる。

【0027】次に、本第1の実施の形態に示した半導体装置の製造方法に関して、図2を参照して詳細に説明する。

【0028】まず、図2(a)は、通常のシリコンチップの構造を表す。シリコンチップ2の上面にシリコンチップ2の電極パッド部9があり、本電極パッド部は、アルミパッド3で構成されている。また、金めっきされた電極パッドの場合もある。更にシリコンチップ2の上面には、任意の位置にポリイミド膜8が形成されている。これは相互接続配線の一部をなすものである。本ポリイミド膜8は、特に窒化膜であってもまた、形成されていても特に問題はない。

【0029】図2(b)は、低弾性樹脂層4を形成した図である。低弾性樹脂層4として、液状樹脂を使用する場合は、スピンドルコーター、カーテンコーターあるいはスロットコーターを用いて塗布し、ドライフィルム状の樹脂を使用するのであればラミネーターを用いて塗布して、樹脂の乾燥、硬化を行い得る。

【0030】図2(c)は、低弾性樹脂層4の所望の位置に穴を形成し、導電ペースト6aを充填した図である。低弾性樹脂層4の穴形成としては、レーザーによりアルミパッド3が露出する状態に加工する。また、低弾性樹脂層4が感光性樹脂で形成されている場合は、露光

30

40

50

～現像処理にて、穴加工を行う。

【0031】図2 (d) は、低弾性樹脂層上面と導電ペースト6aの上面にスパッタ装置を使用して、スパッタ金属膜10 (あるいは無電解銅めっき) を形成した図である。

【0032】次に、図2 (e) のように、スパッタ金属膜10上に、めっきレジスト11を形成する。

【0033】図2 (f) の様に、銅めっき6bを形成したい部分を露光現像処理にて、めっきレジスト11を形成する。

【0034】図2 (g) に示す様に、スパッタ金属膜10 (あるいは無電解銅) めっきのを出した部分に電解銅めっき6bを形成する。

【0035】図2 (h) に示す様に、めっきレジスト11を剥離し、更にスパッタ金属膜10 (あるいは無電解銅めっき) が露出している部分を除去する。

【0036】図2 (i) に示す様に、外部接続用電極5を露出する様な形状にソルダーレジスト層1を形成して本発明の半導体装置が得られる。また、必要であれば外部接続用電極5の部分にソルダーボールを形成して突起状の外部接続用電極をなす半導体装置も得られる。

【0037】次に、本発明の第2の実施の形態について説明する。

【0038】図5は、第2の実施形態例の一実施例の断面図、図6は(a)～(e)は、本実施例の製造方法の前半部分を順に示す断面図、図7 (a)～(f) は、本実施例の製造方法の後半部分を順に示す断面図である。

【0039】図5に示すように、シリコンチップ2の上面に低弾性樹脂層4があり、シリコンチップ2の電極パッドであるアルミパッド3上の低弾性樹脂層4に穴があり、そこに電気導電性物質6を介して低弾性樹脂層4の上面に形成された外部接続用電極5に電気的に接続を採る構造となっている。

【0040】また、シリコンチップの外周部を図6 (b) のチップスクライプ部7aのように、シリコンチップ2を研削し、その研削面を低弾性樹脂層4により覆われている構造を得る。また、低弾性樹脂層4の上面に形成された外部接続用電極5およびアルミパッド3上に形成された電気導電性物質6 (銅めっき6b) よびそこから外部接続用電極5までを電気的に結ぶ導電性物質によるパターンを、ソルダーレジスト層1で任意の位置に形成した構造となる。

【0041】次に、本第2の実施の形態に示した半導体装置の製造方法に関して、図6および図7を参照して詳細に説明する。

【0042】まず、図6 (a) は、通常のシリコンチップ2の構造を表す。シリコンチップ2の上面にシリコンチップの電極パッド部9があり、本電極パッド部は、アルミパッドで構成されている。また、金めっきされた電極パッドの場合もある。更にシリコンチップ2の上面に

は、任意の位置にポリイミド膜8が形成されている。本ポリイミド膜8は、特に窒化膜であってもまた、形成されていなくても特に問題はない。

【0043】図6 (b) は、シリコンチップ2の切断する部分に予めチップスクライプ溝7aを形成する。

【0044】図6 (c) は、低弾性樹脂層4として液状の樹脂を使用する場合は、スピンドルコーター、カーテンコーターあるいはスロットコーターを用いて塗布し、ドライフィル状の樹脂を使用するのであればラミネーターを用いて形成し、樹脂の乾燥、硬化を行い図6 (c) の低弾性樹脂層4を形成する。

【0045】図6 (d) は、低弾性樹脂層4の所望の位置に穴を形成した図である。低弾性樹脂層4の穴形成としては、レーザーによりアルミパッド3が露出する状態に加工する。また、低弾性樹脂層4が感光性樹脂で形成されている場合は、露光～現像処理にて、穴加工を行う。

【0046】図6 (e) は、樹脂層上面とアルミパッド3を電気的に接続するための方法として、スパッタ装置を使用して、低弾性樹脂層4の上面、穴壁そして穴加工により露出したアルミパッド部にスパッタ金属膜10を形成する。また、アルミパッド3上に金めっき処理してある場合は、スパッタ金属膜でなく無電解銅めっき処理で金属膜を形成してもよい。

【0047】図7 (a) のように、スパッタ金属膜10上に、めっきレジスト11を形成する。

【0048】図7 (b) のように、銅めっき6bを形成したい部分を露光現像処理にて、めっきレジスト11を形成する。

【0049】図7 (c) に示すように、スパッタ金属膜10 (あるいは無電解銅めっき) の露出した部分に電解銅めっき6bを形成する。

【0050】図7 (d) に示すように、めっきレジスト11を剥離し、更にスパッタ金属膜10 (あるいは無電解銅めっき) が露出している部分を除去する。

【0051】図7 (e) に示すように、外部接続用電極5を露出する様な形状にソルダーレジスト層1を形成する。

【0052】更に、図7 (f) に示すように、チップスクライプ部7aの位置で切断して、個々の半導体装置が得られる。また、必要であれば外部接続用電極5の部分にソルダーボールを形成して突起状の外部接続用電極をなす半導体装置も得られる。

【0053】

【実施例】次に、本発明の第一の実施の形態例の第1の実施例について、図1 (a)、(b) を参照して詳細に説明する。まず、シリコンチップのアルミパッド3と電気導電性物質6として銀エポキシを使用し、外部接続用電極5が厚さ10μmの銅めっきで成り、図1 (b) の如く配置されている。

【0054】本構造を図1(a)を用いて説明すると、シリコンチップ2の上面に低弾性エポキシ樹脂で成る低弾性樹脂層4が40μmで形成され、シリコンチップ2の電極パッドであるアルミパッド3上の樹脂層4に50μmの穴があり、そこに電気導電性物質6である銀エポキシ樹脂を介して樹脂層4の上面に形成された外部接続用電極5に電気的に接続を探る構造となっている。エポキシ樹脂の弾性率は1~10kgf/mm²の間に設定されている。また、場合によって、樹脂層4の上面に形成された外部接続用電極5及びアルミパッド3上に形成された電気導電性物質6およびそこから外部接続用電極5までを電気的に結ぶ導電性物質によるパターン上に、感光性のソルダーレジスト層1を10~20μmの厚さで任意の位置に形成した構造となる。

【0055】次に、本第一の実施例に示した半導体装置の製造方法に関して、図2を参照して補足的に説明する。

【0056】図2(d)は、樹脂層上面と銀エポキシ樹脂の上面にスパッターメタル膜10を形成した図である。このスパッターメタル膜として、Cr-Pd-CuやW-Pd-Cuの金属膜を約1μm形成する。この際に、スパッターメタル膜でなく、1~2μm厚の無電解銅めっきでもよい。

【0057】図2(e)のように、Cr-Pd-CuやW-Pd-Cuのスパッターメタル膜10あるいは無電解銅めっき膜上に、10~40μm厚のめっきレジスト11を形成する。この際、めっきレジストの厚さは、得たい電解銅めっき厚の厚さに合わせて厚さを選択する。

【0058】図2(h)に示すように、めっきレジスト11を剥離し、更にスパッターメタル膜10(あるいは無電解銅めっき)が露出している部分を過酸化水素-硫酸のソフトエッティング液でエッティング除去するか、バフやブラシにより物理的に研磨して除去する。

【0059】次に、本実施形態例の発明の第2の実施例について、図3および4を参照して説明する。

【0060】図3は、本実施形態例の第2の実施例の断面図、図4(a)~(i)は、本実施例の製造方法を順に示す断面図である。

【0061】シリコンチップ2の上面に低弾性エポキシ樹脂でなる樹脂層4を40μmで形成され、シリコンチップ2の電極パッドであるアルミパッド3上の低弾性樹脂層4に50μmの穴があり、そこに電気導電性物質6である銅めっき6bが形成され、低弾性樹脂層4の上面に形成された上述の銅めっき6bと同様に形成された外部接続用電極5に電気的に接続を探る構造となっている。また、場合によって、低弾性樹脂層4の上面に形成された外部接続用電極5およびアルミパッド3上に形成された電気導電性物質6およびそこから外部接続用電極5までを電気的に結ぶ導電性物質によるパターン上に、感光性のソルダーレジスト層1を10~20μmの厚さ

で任意の位置に形成した構造となる。樹脂層4の弾性率は1~10kgf/mm²の間にある。これはエポキシ樹脂のキュア温度と時間をコントロールすることにより調整できる。

【0062】次に、本第2の実施例に示した半導体装置の製造方法に関して、図4を参照して詳細に説明する。

【0063】まず、図4(a)は、通常のシリコンチップの構造を表す。シリコンチップ2の上面にシリコンチップの電極パッド部9があり、本電極パッド部は、アルミパッドで構成されている。また、金めっきされた電極パッドの場合もある。更にシリコンチップ2の上面には、任意の位置にポリイミド膜8が形成されている。本ポリイミド膜8は、特に窒化膜であってもまた、形成されていても特に問題はない。

【0064】図4(b)は、低弾性樹脂層4として液状の樹脂を使用する場合は、スピンドルコーター、カーテンコーターあるいはスロットコーターを用いて40μmに塗布し、ドライフィル状の樹脂を使用するのであれば、40μm厚のドライフィルムをラミネーターを用いて形成し、樹脂の乾燥、硬化を行い図4(b)の低弾性樹脂層4を形成する。

【0065】図4(c)は、低弾性樹脂層4の所望の位置に穴を形成した図である。樹脂層4の穴形成としては、レーザーによりアルミパッド3が露出する状態までに、50μmの径で加工する。また、低弾性樹脂層4が感光性樹脂で形成されている場合は、露光~現像処理にて、穴加工を行う。

【0066】図4(d)は、低弾性層上面とアルミパッド3を電気的に接続するため方法として、スパッターアップ装置を使用して、低弾性樹脂層4の上面、穴壁そして穴加工により露出したアルミパッド部にスパッターメタル膜10を形成する。このスパッターメタル膜として、Cr-Pd-CuやW-Pd-Cuの金属膜を約1μm形成する。また、アルミパッド3上に金めっき処理してある場合は、スパッターメタル膜でなく無電解銅めっき処理で1~2μmの銅めっきの膜を形成してもよい。

【0067】図4(e)のように、Cr-Pd-CuやW-Pd-Cuのスパッターメタル膜10あるいは無電解銅めっき膜上に、10~40μm厚のめっきレジスト11を形成する。この際、めっきレジストの厚さは、得たい電解銅めっきの厚さに合わせて厚さを選択する。

【0068】図4(f)のように、銅めっき6bを形成したい部分を露光現像処理にて、めっきレジストを形成する。

【0069】図4(g)に示すように、スパッターメタル膜10(あるいは無電解銅めっき)の露出した部分に電解銅めっき6bを形成する。

【0070】図(h)に示すように、めっきレジスト11を剥離し、更にスパッターメタル膜10(あるいは無電解銅めっき)が露出している部分を過酸化水素-硫酸の

ソフトエッティング液でエッティング除去するか、バフやブラシにより物理的に研磨して除去する。

【0071】図4(i)に示すように、外部接続用電極5を露出する様な形状にソルダーレジスト層1を形成して本発明の半導体装置が得られる。また、必要であれば外部接続用電極5の部分にソルダーボールを形成して突起状の外部接続用電極をなす半導体装置も得られる。

【0072】次に、本発明の第2の実施形態例の一実施例(通算第3の実施例)について、図5、図6および図7を参照して説明する。

【0073】シリコンチップ2の上面に40μm厚の低弾性樹脂層4があり、シリコンチップ2の電極パッドであるアルミパッド3上の低弾性樹脂層4に50μmの穴があり、そこに電気導電性物質6である銅めっき6bを介して相脂層4の上面に上述の銅めっき6bと同時に形成された外部接続用電極5に電気的に接続を探る構造となっている。また、シリコンチップ2の外周部を図6(b)のチップスクライプ部7の、ようにシリコンチップ2をシリコンチップ端から50μm内側からシリコンチップの200μmの深さまで研削し、その研削面を樹脂層4により覆われている構造を得る。場合によって、低弾性樹脂層4の上面に形成された外部接続用電極5およびアルミパッド3上に形成された電気導電性物質6およびそこから外部接続用電極5までを電気的に結ぶ銅めっきによるパターン上に、ソルダーレジスト層1を10~20μmの厚さで任意の位置に形成した構造となる。

【0074】次に、本実施例(通算第3の実施例)に示した半導体装置の製造方法に関して、図6および図7を参照して、説明する。

【0075】シリコンチップ2の上面には、任意の位置に5μm厚のポリイミド膜8が形成されている。図6(b)は、シリコンチップ2の切断する部分に予めチップスクライプ溝7aを形成する。本スクライプ溝7aは、幅100μmで深さ200μmになるように形成する。

【0076】図6(c)は、低弾性相脂層4として液状の樹脂を使用する場合は、スピンドルコーター、カーテンコーターあるいはスロットコーターを用いて40μmの厚さに塗布し、ドライフィル状の樹脂を使用するのであればラミネーターを用いて形成し、樹脂の乾燥、硬化を行い図6(c)の低弾性樹脂層4を形成する。この際に確実に、上述のチップスクライプ溝7aを低弾性樹脂で埋める。

【0077】図6(d)は、低弾性樹脂層4の所望の位置に穴を形成した図である。低弾性樹脂層4の穴形成としては、レーザーにより5bμm径でアルミパッド3が露出する状態に加工する。また、低弾性樹脂層4が感光性樹脂で形成されている場合は、露光~現像処理にて、穴加工を行う。

【0078】図6(e)は、低弾性層上面とアルミパッ

ド3を電気的に接続するための方法として、スパッタ装置を使用して、低弾性樹脂層4の上面、穴壁そして穴加工により露出したアルミパッド部にスパッタ金属膜10を形成する。このスパッタ金属膜として、Cr-Pd-CuやW-Pd-Cuの金属膜を約1μm形成する。また、アルミパッド3上に金めっき処理してある場合は、スパッタ金属膜でなく無電解銅めっき処理で銅めっきを1~2μm厚で金属膜を形成してもよい。図7(a)のように、Cr-Pd-CuやW-Pd-Cuのスパッタ金属膜10あるいは無電解銅めっき膜上に、10~40μm厚のめっきレジスト11を形成する。この際、めっきレジストの厚さは、得たい電解銅めっき厚の厚さに合わせて厚さを選択する。

【0079】図7(b)のように、銅めっき6bを形成したい部分を露光現像処理にて、めっきレジスト11を形成する。

【0080】図7(c)に示すように、スパッタ金属膜10(あるいは無電解銅めっき)の露出した部分に電解銅めっき6bを形成する。

【0081】図7(d)に示すように、めっきレジスト11を剥離し、更にスパッタ金属膜10(あるいは無電解銅めっき)が露出している部分を過酸化水素-硫酸のソフトエッティング液でエッティング除去するか、バフやブラシにより物理的に研磨して除去する。

【0082】図7(e)に示すように、外部接続用電極5を露出する様な形状にソルダーレジスト層1を形成する。

【0083】更に、図7(f)に示すように、チップスクライプ部7aより切断して、個々の半導体装置が得られる。また、必要であれば外部接続用電極5の部分にソルダーボールを形成して突起状の外部接続用電極をなす半導体装置も得られる。

【0084】

【発明の効果】以上説明したように本発明は、第1に、インターボーラー基板を使用せずに、直接低弾性の樹脂をシリコンチップ上に形成し、外部接続用電極を形成したので、インターボーラー基板を使用した場合よりも重量で薄くなりまた、インターボーラー基板を使用する場合、インターボーラー基板が高価なものとなり、作製されたCSPは高価なものとなったのに対し、直接シリコンチップに外部接続用電極を形成したので、安価に形成でき、第2に、シリコンチップの回路面を予め、ハーフカットのチップスクライプ溝を形成することにより、その溝に低弾性樹脂を埋め込むので、シリコンチップ側面が露出していないので信頼性が高く、第3に、マザーボードの弾性率よりも小さな弾性率の樹脂によりシリコンチップ上に樹脂層を形成し、その上に外部接続用電極を形成してなり、マザーボードとシリコンチップとの熱膨張率の差異をこの低弾性率の樹脂層が応力を緩和するので、本CSPをマザーボードに実装した際に、マザーボ

ードとの接続信頼性が高い、半導体装置およびその製造方法を提供できる効果がある。

【図面の簡単な説明】

【図1】(a)は、本発明の半導体装置の一実施形態例の一実施例の断面図、(b)は、(a)の上面からの透視図である。

【図2】(a)～(i)は、本実施例の製造方法を順に示す断面図である。

【図3】本実施形態例の第2の実施例の断面図である。

【図4】(a)～(i)は、本実施例の製造方法を順に示す断面図である。

【図5】第2の実施形態例の一実施例の断面図である。

【図6】(a)～(e)は、本実施例の製造方法の前半部分を順に示す断面図である。

【図7】(a)～(f)は、本実施例の製造方法の後半部分を順に示す断面図である。

【図8】(a)～(c)は、それぞれ、従来のこの種のCSPを示す断面図である。

【符号の説明】

1 ソルダーレジスト層

2 シリコンチップ

* 3 アルミパッド

4 低弾性樹脂層

5 外部接続用電極

6 電気導電物質

6 a 導電ベースト

6 b 銅めっき

7 導電性パターン

7 a チップスクライプ部(溝)

8 ポリイミド

10 9 電極パッド部

10 10 スパツター金属膜

11 11 めっきレジスト

12 12 封入樹脂

13 13 金パンプ

14 14 基板

15 15 パッド

16, 26 16, 26 封止樹脂

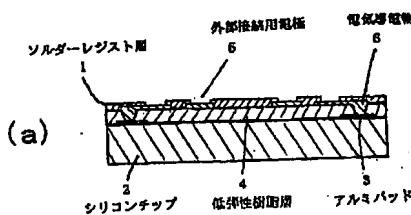
17 17 接着剤

18 18 キャリアーテープ

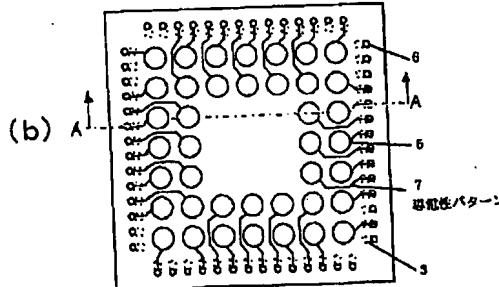
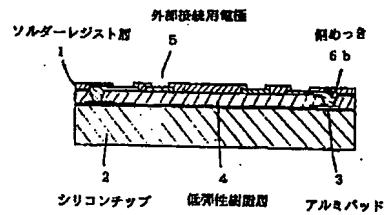
19 19 金ワイヤー

20 20 ソルダーボール

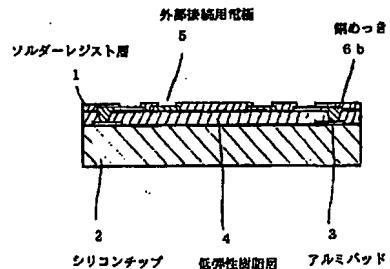
【図1】



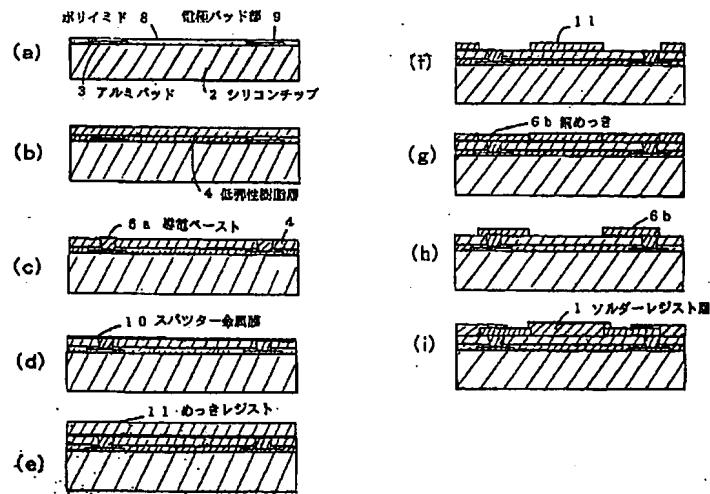
【図3】



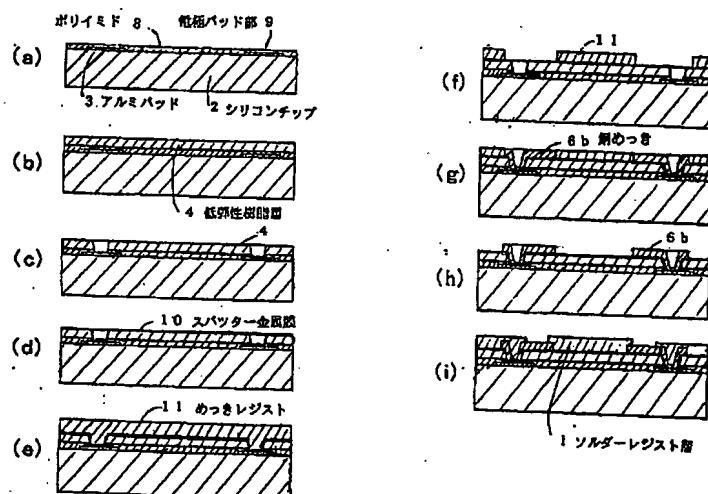
【図5】



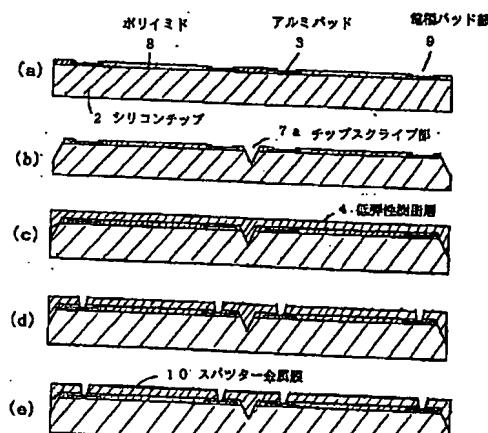
【図2】



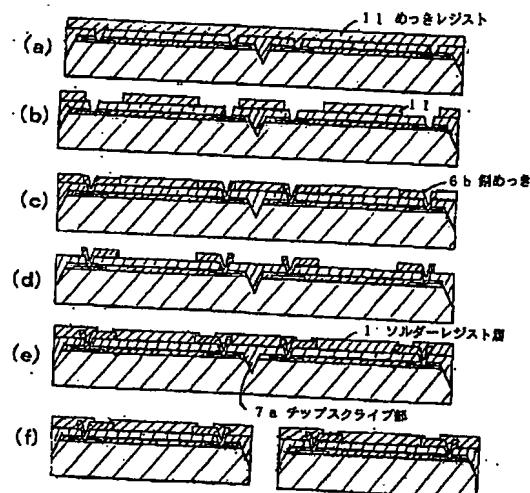
【図4】



【図6】



【図7】



【図8】

